

The Last test. Trend. Of .Image .Sensor Technologies

特集 | イメージセンサ技術の最新動向

1
2011 IISWレビュー1-4
高機能イメージセンサ

[正会員] 秋田 純一†

キーワード CMOSイメージセンサ, Vision Chip, Time of Flight (ToF), 時間分解イメージング, グローバルシャッター, 画素縮小

1 ま え が き

CMOSイメージセンサは、性能向上のための追加の製造プロセスがあるものの、基本的にはCMOS製造プロセスで作成されるため、撮像素子以外のさまざまな情報処理回路を集積することが可能であり、撮像素子をもつ機能・性能を拡張しようとする多くの試みがある。2011年のInternational Image Sensor Workshop (IISW)でも、このような高機能センサに関する多くの発表があった。本稿では、特集1-1章～1-3章で述べられた低ノイズ、高速、広ダイナミックレンジを目的としたもの以外、および、今後のイメージセンサ技術の向かうべき方向を示唆するものとして興味深いと思われるものについて述べる。

今回のIISWでは、高機能イメージセンサの中で、Vision Chip*1の先駆的な研究で著名な、東大の石川正俊先生の招待講演¹⁾があり、高速撮像・画像処理と高速駆動系が融合した数多くの応用分野について紹介があった。

2 3次元イメージング

画素ごとに深さ方向の情報をもつ画像を得る3次元イメージングを目指すイメージセンサに関する研究は、引き続き活発な発表があり、今回は一つの独立したセッションが設定された。発表の多くは、ToF (Time-of-Flight) 法*2に基づくものであった。一般に変調光を用いるToF法では、画素での復調時のコントラスト比が深さ方向の分解能・精度を決定する要因となる。

Duriniらは、水平ドリフト型フォトダイオード (PD) (LDPD) を用いるToFイメージセンサを試作し、ミリメートル程度の深さ方向の分解能を得る見通しを示した²⁾。Stoppa

らは、通常のn-well型PDとスイッチトキャパシタによって復調を行うToFイメージセンサを試作し、画素サイズは大きくなるものの、幅広い照明条件の下での測定が可能であることを示した³⁾。間瀬らは、背面照射型の受光素子が載るウェハと読み出し回路が載るウェハを貼り合わせたToFイメージセンサを試作した⁴⁾。Bonjourらは、ToFイメージセンサおよびレーザ光照射後の蛍光体の蛍光の減衰を測定するFluorescence Lifetime Imaging Microscopy (FLIM) への応用を目指す、埋め込みPDを用いるToFイメージセンサの画素を試作し、50MHz変調での動作が可能であることを示した⁵⁾。川人らは、FLIM向けにsub-nano秒の時間分解能を実現するDrainOnly Modulation方式の画素構造を提案した⁶⁾。Centenらは、ToF撮像と通常撮像を切替え可能なイメージセンサを試作し⁷⁾、橋本らは感度と復調コントラストの両立のために受光素子の面積を動的に変える構成のToFイメージセンサを試作した⁸⁾。Leeらは、試作したToFイメージセンサの暗電流の解析を行い、フォトゲートの変調周波数の上昇とともに暗電流が減少する現象の報告とその分析を行った⁹⁾。その他、矢部らは、7種のTime-encodedパターン照射時のアドレスのみを出力する3次元イメージング向けイメージセンサを試作し、92.7fpsで、深さ方向の誤差4.6mmでの、3次元イメージングが可能であることを示した¹⁰⁾。

3 グローバルシャッター

画素ごとにシャッター機能を持たせるグローバルシャッター (GS) 方式のイメージセンサは、行ごとにシャッター動作を行うローリングシャッター方式と比較して、一般に画素サイズが大きくなるものの、特に速く移動する撮像対象の正確な撮像に有効であることから、引き続き活発な発表があった。

Meynantsらは、5種類の素子作成条件・構造を用いて、8T2C構造で画素ピッチ $4.6\mu\text{m}\sim 5.0\mu\text{m}$ の背面照射型のGSイメージセンサを試作し、それぞれの量子効率の比較を行った¹¹⁾。Solhusvikらは、7T型で二つの感度の異なるPDをもち、画素ごとの自動ゲイン調整機能を持つ画素ピッチ $3.75\mu\text{m}$ のGSイメージセンサを試作した¹²⁾。Witらは、7T2C型で画素内CDS機能をもち、ソースフォロアのバイアス電流を動的に制御することで、低消費電力化を実現す

*1 Vision Chip: イメージセンサの画素ごとにSIMD型プロセッサを配置することで、画像信号が持つ空間的並列性を生かした超並列処理系によって、毎秒1,000フレームの高速撮像・リアルタイムの画像処理を実現するものである。

*2 ToF法: 点滅する能動照明から発せられる光 (変調光) が対象物に反射してイメージセンサに届くまでの時間から対象物までの距離を求める。

† 金沢大学

"Functional Image Sensors" by Junichi Akita (Kanazawa University, Kanazawa)

る低ノイズな画素ピッチ $4.8\mu\text{m}$ のGSイメージセンサを試作した¹³⁾。安富らは、埋め込みDiodeをストレージに用いるGS画素の暗電流の分析を行い、ストレージダイオードに負のバイアスを印加することで暗電流を毎秒26.8電子まで低減できることを示した¹⁴⁾。Witらは、転送ゲートとリセットトランジスタのゲート信号を接続した画素構成を提案し、それによって両者のゲート電極の形状を包囲型とするGS動作モードも可能なイメージセンサを試作した¹⁵⁾。

4 今後のイメージセンサの向かう先

本章では、高機能イメージセンサとは直接の関係はないが、今後のイメージセンサ技術の向かうべき方向を示唆するものとして興味深いと思われるものについて述べる。

まず、ウェハのエッチングなどによって、回路を形成した面の裏面からフォトダイオードに光を入射する裏面照射構造 (Back Side Illumination: BSI) である。これ自体は、ここ数年で製造技術や素子構造の解析が急速に進展し、また実際に量産品にも用いられる技術となった。裏面照射構造は、従来の表面照射と比べて入射光の利用効率が格段に高いため、感度やノイズなどのあらゆる面で優位である。しかし、独自の製造技術が必要であるため、自前で製造プロセスを持たない研究機関では製作が困難である。そのため日本の研究機関、特に大学からは、裏面照射構造のイメージセンサに関する発表が少なく、イメージセンサの基本的な性能面でハンディを背負うことになる。裏面照射構造の製造技術の一般化・普及、または試作サービスの確立が強く望まれる。

次に画素サイズの縮小化である。これまで、ムーアの法則にともなう加工寸法の微細化にあわせて、イメージセンサの世界でも微細化、すなわち、画素サイズの縮小が進んできた。これには、画素数の向上、および、高機能化・高性能化のための付加回路を載せる余裕を生むというメリットがある反面、入射光が電子-正孔対を生成する効率の急速な低下をもたらすというデメリットがあった。画素ピッチが、いよいよ入射光の波長のオーダーに近づいてきたことから、今回のIISWでは、画素サイズの縮小に関して、概観・議論するセッションが二つ設定され、 $1.4\mu\text{m}$ ピッチ世代の比較^{16)~18)}などが議論された。また、1T構造で画素ピッチを $0.75\mu\text{m}$ と極端に小さくして二値画像のみを扱い、画素の密度によって画像を表現とするGigavision Cameraの試作もあった¹⁹⁾。これらは、これまでイメージセンサが歩んできた大きな方向性の一つである画素縮小に関して、今後の方向性を示唆するものであるように思われる。

(2011年8月23日受付)

〔文 献〕

- 1) M. Ishikawa: "New Application Areas Made Possible by High Speed Vision", IISW, I2, pp.189-192 (2011)
- 2) D. Durini et al.: "Experimental Comparison of Four Different CMOS Pixel Architectures Used in Indirect Time-of-Flight Distance Measurement Sensors", IISW, R15, pp.165-168 (2011)
- 3) D. Stoppa et al.: "Time of Flight Image Sensors in $0.18\mu\text{m}$ CMOS Technology: A Comparative Overview of Different Approaches", IISW, R16, pp.169-172 (2011)
- 4) M. Mase et al.: "Hybrid Back-Side Illuminated Distance Measuring Sensor Array with Ring Gate Structure", IISW, R18, pp.177-180 (2011)
- 5) L.E. Bonjou: et al.: "High-Speed General Purpose Demodulation Pixels Based on Buried Photodiodes", IISW, R20, pp.181-184 (2011)
- 6) S. Kawahito: et al.: "A CMOS Image Sensor with Draining Only Modulation Pixels for Sub-Nanosecond Time-Resolved Imaging", IISW, pp.185-188, R21 (2011)
- 7) P. Centen e: el.: "A Multi-Functional Imager for TOF and High Performance Video Applications Using a Global Shuttered $5\mu\text{m}$ CMOS Pixel", IISW, R22, pp.193-196 (2011)
- 8) Y. Hashimoto: et al.: "Photo-Sensitive Area Modulation Pixel for 3D Real-Time CCD Imager", IISW, P24, pp.122-125 (2011)
- 9) T.Y. Lee et al.: "Dark Current Suppression during High Speed Photogate Modulation for 3D ToF Imaging Pixel", IISW, R17, pp.173-176 (2011)
- 10) H. Yabe et al.: "CMOS Image Sensor for 3-D Range Map Acquisition Using Time Encoded 2-D Structured Pattern", IISW, P25, pp.126-129 (2011)
- 11) G. Meynants et al.: "Backside Illuminated Global Shutter CMOS Image Sensors", IISW, R51, pp.305-308 (2011)
- 12) J. Solhusvik et al.: "A 1.2MP 1/3" Global Shutter CMOS Image Sensor with Pixel-Wise Automatic Gain Selection", IISW, R55, pp.309-311 (2011)
- 13) Y.D. Wit and T. Geurts: "A Low Noise Low Power Global Shutter CMOS Having Single Readout Capability and Good Shutter Efficiency", IISW, pp.312-315 (2011)
- 14) K. Yasutomi et al.: "Dark Current Characterization of CMOS Global Shutter Pixels Using Pinned Storage Diodes", IISW, R55, pp.316-319 (2011)
- 15) Y.D. Wit and M. Innocent: "A Common Gate Pinned Photodiode Pixel", IISW, R54, pp.320-323 (2011)
- 16) G. Agranov et al.: "Pixel Continues to Shrink - Small Pixels for Novel CMOS Image Sensors", IISW, R1, pp.1-4 (2011)
- 17) R. Fontaine: "A Review of the $1.4\mu\text{m}$ Pixel Generation", IISW, R2, pp.5-8 (2011)
- 18) K.G. Lee et al.: "SNR Performance Comparison of $1.4\mu\text{m}$ Pixel: FSL Light-guide and BSI", IISW, R3, pp.9-11 (2011)
- 19) H. J. Yoon and E. Charbon: "The Gigavision Camera - A 2Mpixel Image Sensor with $0.56\mu\text{m}^2$ 1-T Digital Pixels", IISW, P34, pp.157-160 (2011)



あきた じゅんいち
秋田 純一 1998年、東京大学大学院博士課程修了。同年、金沢大学助手。2000年、公立はこだて未来大学講師。2004年、金沢大学講師。2007年、同准教授。2011年、同教授。画像処理機能を持つCMOSイメージセンサとその応用システム等に関する研究に従事。博士(工学)、正会員。