

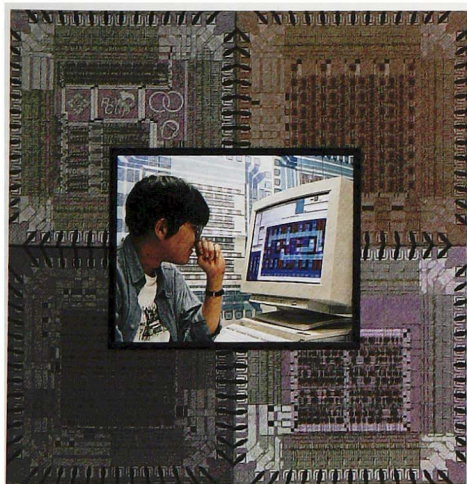
最近ではコンピュータだけでなく、家電製品にも広くマイクロコンピュータのような半導体製品が使われることが普通になってきた。しかし大規模集積回路 (LSI) に代表される複雑な半導体システムの開発と製造は、一般に非常に高価で大規模な設計・製造設備が必要となる。したがって、大学で LSI の研究を行おうとしても、設計・製造設備を導入することは困難であり、もっぱらシミュレーションや理論面での研究が行われてきた。

しかしアメリカでは MOSIS という大学間の LSI 試作サービスが 1981 年に始まり、大学での研究においても、理論だけでなく実際に設計した LSI チップによる検証が可能となった。このような実デバイスによる研究結果は、何より工学的インパクトが大きく、説得力がある。日本でも 1996 年に東京大学の鳳紘一郎教授を中心として大規模集積システム設計教育研究センター (VDEC) が発足し、大学での LSI 設計試作環境が実現された。この VDEC には大きく分けて以下の 4 つの役割がある。

- ・設計用の CAD ソフトのライセンス配布
- ・設計データの LSI メーカーへ試作依頼
- ・試作 LSI の評価支援
- ・LSI 設計のためのセミナー開催

VDEC では、全国 9 地区に拠点校を設け、それらを中心に各地区ごとに役割を分担するという構想があり、福井・石川・富山の北陸 3 県および新潟県の北陸地区の拠点校である金沢大学に、「VLSI 設計設備」と称する各種設備が導入されている。

設計用の 32 台のワークステーションと計算サーバが置かれている「VLSI 設計室」は、講義や研究における LSI 設計のために利用されている。この設備を利用して、例え



VLSI 設計設備(金沢大学)



鈴木正國・秋田純一
(金沢大学)

LSI 評価設備の一部 (LSI テスタと電子線プローバ)

ば金沢大学では学部 4 年生を対象としてハードウェア記述言語を用いた論理回路の設計と FPGA による実現を行う演習を開講している。また、いくつかの研究室で信号処理回路などの設計・試作例が出てきており、研究活動面でも成果が出てきている。北陸地区のほか大学でも、金沢大学で運営している CAD ソフトのライセンスサーバを利用して研究活動などに役立てられている。また各種設計 CAD の講習会も開催されている。

今年度から運用が開始された「VLSI 評価室」には、LSI の動作評価のための各種装置が導入されており、VDEC で試作した LSI を含めて各種半導体素子の加工・評価に利用されている。導入された主な設備には以下のようなものがある。

- ・デジタル LSI テスタ (ATS-100)
- ・電子線プローバ (E 1380)
- ・電子線描画装置 (ELS-3700)
- ・収束イオンビーム加工装置 (FIB 200)
- ・プリント基板作成装置 (CircuitWriter)
- ・半導体パラメータアナライザ (HP 4156)
- ・セミオートプローバ (A-PM-50 A)

これらの各種設備は、現在のところ北陸地区の大学・企業の関係者は事前に申し込みれば利用することができる。

以上のような LSI 設計・評価設備が導入されている金沢大学の VLSI 設計設備であるが、まだ導入されてから日が浅いため、残念なことに利用率はあまり高くない。興味のある方は、ぜひご利用・ご活用いただきたいと考えている。

金沢大学 VDEC サブセンターのホームページ
<http://vla.ec.t.kanazawa-u.ac.jp:8080/vlsi/>

LSI 設計環境と試作チップの例